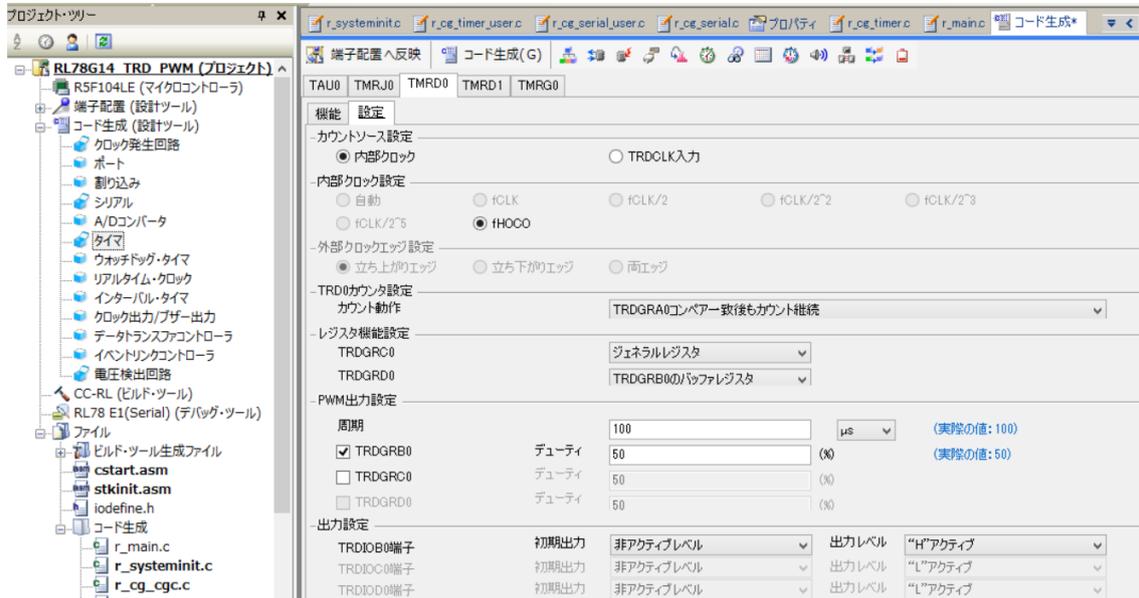


RL78/G14 の TRD による PWM 出力

TRD0 を下記の設定にしておきます。



TDRGB0 から $100\mu\text{s}$ 周期の PWM を出力し、これを以下のようにマスタに設定した CSI00 の SI00 に接続して、 $2\mu\text{s}$ ごとにサンプリングしていきます。これにより、TDRGB0 出力を 8 サンプル単位で取り込んでいきます。本当は DTC で転送したかったのですが、コード生成が思った通りのコードを生成しなかったので、割り込みで処理します。



サンプリングしたデータは 0xFF に初期化したバッファに格納していくことにします。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe900	FF															
fe910	FF															
fe920	FF															
fe930	FF															
fe940	FF															
fe950	FF															
fe960	FF															
fe970	FF															
fe980	FF															
fe990	FF															
fe9a0	FF															
fe9b0	FF															
fe9c0	FF	00	00	00	00	00	00	00	00							

TMRD0 の 1 周期の割り込みの 4 回ごとに、TRDGRB0 に設定する値を 0x641 ずつ増やしていきます（ここでは、バッファ・レジスタとして TRDGRD0 を使用しています）。

```
static void __near r_tmr_rd0_interrupt(void)
{
    /* Start user code. Do not edit comment generated here */
    TRDSRO &= 0xFE;                /* 割り込みフラグIMFAをクリア */
    count++;
    if ( 0 == ( count & 0x03 ) )
    {
        TRDGRD0 += 0x0641;
    }
    /* End user code. Do not edit comment generated here */
}
```

この状態でプログラムを実行します。

1 回目のブレーク結果です。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe900	00	00	03	FF	FF	F8	00	00	0F	FF	FF	C0	00	00	7F	FF
fe910	FF	00	00	01	FF											
fe920	FF															
fe930	FF															
fe940	FF															
fe950	FF															
fe960	FF															
fe970	FF															
fe980	FF															
fe990	FF															
fe9a0	FF															
fe9b0	FF															
fe9c0	FF	16	E9	C8	00	16	00	00	00							

TDRGRD0 を+0x641 した後に再度ブレイクしたときには以下ようになります。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe900	00	00	03	FF	FF	F8	00	00	0F	FF	FF	C0	00	00	7F	FF
fe910	FF	00	00	01	FF	FF	FC	00	00	0F	FF	FF	E0	00	00	00
fe920	07	FF	00	00	00	00	1F	FC	00	00	00	00	FF	FF	FF	FF
fe930	FF															
fe940	FF															
fe950	FF															
fe960	FF															
fe970	FF															
fe980	FF															
fe990	FF															
fe9a0	FF															
fe9b0	FF															
fe9c0	FF	2D	E9	C8	00	2D	00	00	00							

次にブレイク時

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe900	00	00	03	FF	FF	F8	00	00	0F	FF	FF	C0	00	00	7F	FF
fe910	FF	00	00	01	FF	FF	FC	00	00	0F	FF	FF	E0	00	00	00
fe920	07	FF	00	00	00	00	1F	FC	00	00	00	00	FF	F0	00	00
fe930	00	03	FF	80	00	00	00	00	00	00	00	00	00	00	00	00
fe940	00	00	00	00	FF											
fe950	FF															
fe960	FF															
fe970	FF															
fe980	FF															
fe990	FF															
fe9a0	FF															
fe9b0	FF															
fe9c0	FF	44	E9	C8	00	44	00	00	00							

TRDGRB0 が TRDGRA0 より大きくなった状態での結果です。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe900	00	00	03	FF	FF	F8	00	00	0F	FF	FF	C0	00	00	7F	FF
fe910	FF	00	00	01	FF	FF	FC	00	00	0F	FF	FF	E0	00	00	00
fe920	07	FF	00	00	00	00	1F	FC	00	00	00	00	FF	F0	00	00
fe930	00	03	FF	80	00	00	00	00	00	00	00	00	00	00	00	00
fe940	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
fe950	00	00	00	00	00	00	00	00	00	00	00	FF	FF	FF	FF	FF
fe960	FF															
fe970	FF															
fe980	FF															
fe990	FF															
fe9a0	FF															
fe9b0	FF															
fe9c0	FF	5B	E9	C8	00	5B	00	00	00							

これを2進数で示した結果です。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+a	+b	+c	+d	+e	+f
fe90	00000000	00000000	00000011	11111111	11111111	11111000	00000000	00000000	00001111	11111111	11111111	11000000	00000000	00000000	01111111	11111111
fe91	11111111	00000000	00000000	00000001	11111111	11111100	00000000	00000000	00001111	11111111	11111111	11100000	00000000	00000000	00000000	00000000
fe92	00000111	11111111	00000000	00000000	00000000	00000000	00011111	11111100	00000000	00000000	00000000	00000000	11111111	11110000	00000000	00000000
fe93	00000000	00000111	11111111	10000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000
fe94	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000
fe95	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	00000000	11111111	11111111	11111111	11111111	11111111

以上の結果から、TRDGRB0 が TRDGRA0 より大きくなった状態では PWM 出力は Low になっていることが分かります。